

# Sistema de control remoto de parámetros

*M. en C. Miguel A. Partida Tapia.  
Subdirector Académico y de Investigación del CINTEC - IPN.  
Ing. Ma. Elena Aguilar Jáuregui.  
Ing. Enrique Jarquín León.  
Alumnos de Maestría del CINTEC.*

**E**l presente artículo muestra el diseño de un sistema digital que controla la excitación de los actuadores existentes en el laboratorio del sistema de transporte colectivo "Metro", de tal manera que las señales de vibración (aceleración, velocidad, desplazamiento, etc.) que se registran en pruebas de campo sobre diferentes tipos de vehículos, se puedan reproducir en el laboratorio a fin de simularlas, y así poder aplicar determinado número de ciclos de vibración al vehículo bajo prueba. Adicionalmente se tiene la capacidad de editar y sumar señales para que posteriormente sean enviadas a los respectivos excitadores.

---

## Descripción del sistema

---

En la **figura 1**, se muestra un diagrama de bloques del sistema integral requerido para efectuar las pruebas de simulación a vehículos o estructuras diversas.

En la consola de control de los actuadores se cuenta con un generador de señales las cuales, una vez programadas, excitan las electroválvulas de los actuadores, permiti-

tiendo así el paso del fluido proveniente del sistema hidráulico y lográndose un desplazamiento en dichos actuadores proporcional a la amplitud de la señal. En la misma consola, se cuenta con un circuito analógico que forma una malla de realimentación que sensa el desplazamiento de los actuadores y corrige contra la señal programada, teniéndose así un sistema de lazo cerrado que proporciona a la electroválvula la señal requerida.

Por otra parte, cuando la señal de excitación es externa, (grabadora) producto de un registro de prueba de campo, ésta es "inyectada" en la consola de control. En este caso no existe realimentación para verificar el punto de prueba de campo (acelerómetro del 1 al 8); entonces se genera la misma vibración que la obtenida en prueba de campo. Por tal motivo es necesario agregar un control digital que forme un lazo cerrado con el sistema, de tal manera que los acelerómetros 1 al 8 se comporten de manera similar a las señales obtenidas en campo.

---

## Características de las señales

---

Las señales provenientes de los transductores pueden ser de aceleración, velocidad, desplazamiento, esfuerzo y temperatura. Para propósitos de control, las señales pue-

den ser adquiridas por el sistema digital para su análisis, contándose con ocho canales de salida.

---

## Configuración del sistema

---

El sistema cuenta con la siguiente configuración: una tarjeta de reproducción de ocho canales de salida y dos tarjetas de adquisición con 8 canales de entrada. Estas tres tarjetas tienen una interface a un "bus PC", lo cual permite usar una computadora PC/XT o PC/AT compatible. Las tarjetas son autónomas en su operación ya que cuentan con rutinas en "firmware" y memoria suficiente para adquirir y reproducir las señales.

---

## Descripción del hardware

---

### Tarjeta de reproducción con 8 canales de salida

Esta tarjeta cuenta con 4 Convertidores Digital Analógico ("Digital Analogic Converter", DAC) dobles del tipo DAC 1248 de "Precision Monolithics Inc.", a 12 bits de resolución, con un rango dinámico de +/-5V y 100 ns de acceso de escritura, todos estos controlados por un microprocesador 80C188EB @ 16 MHz de Intel, 128 Kb de memoria de solo lectura para el "firmware" y 872KB de memoria

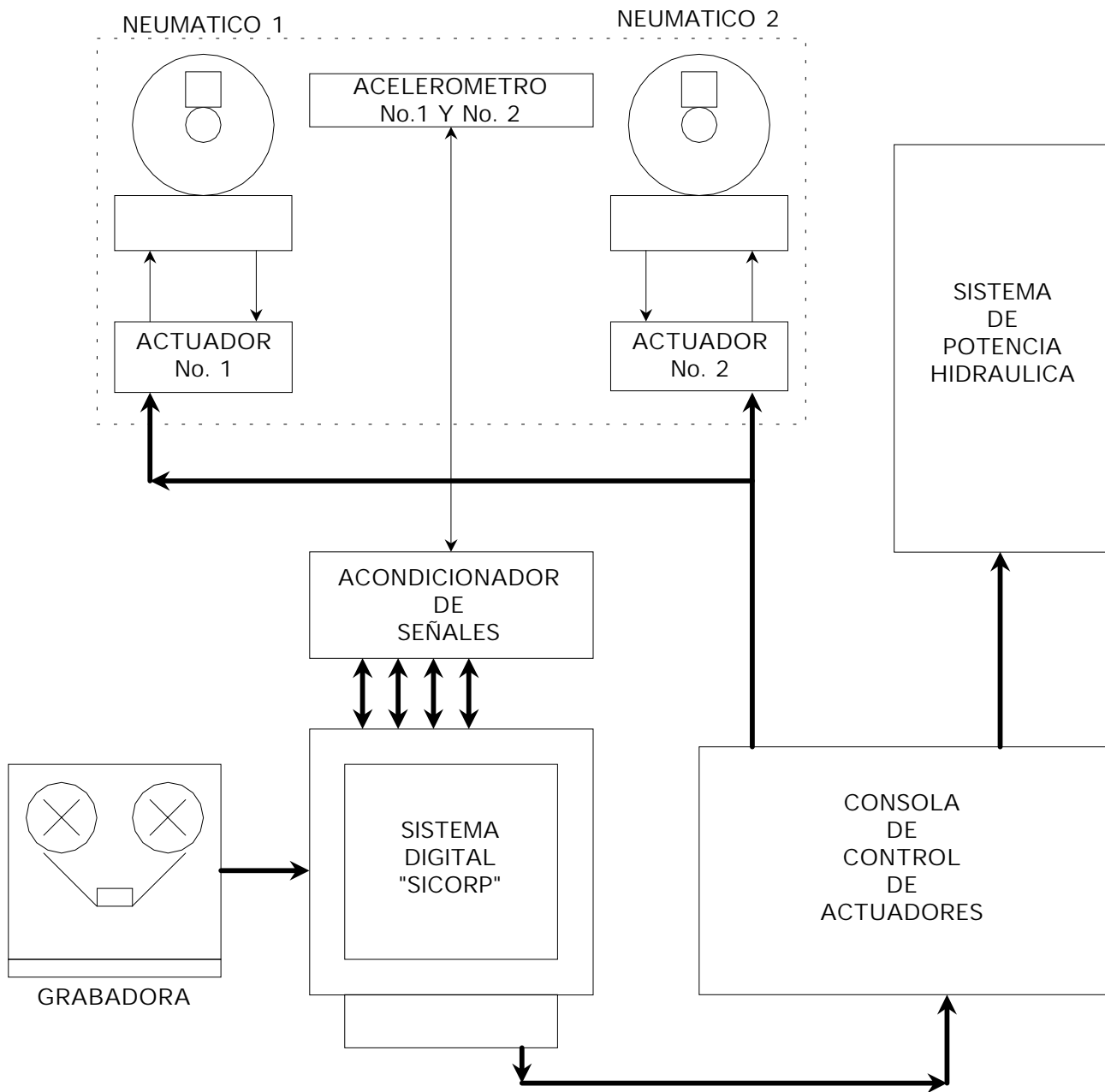


Figura 1. Sistema de control remoto de Parámetros.

estática para cargar de 1 a 8 señales. En operación, si en dicha tarjeta se carga solo una señal al sistema, este podrá soportar hasta 2 horas de señal a 100 Hz y, en 8 canales con 32 "KWords" de señal, un total de 5 minutos a 100 Hz. La reproducción se realiza de manera continua en base a un temporizador programable por comando de usuario a la tarjeta, generando una interrupción para la escritura a los DAC's, y se concluye por solicitud del usuario escribiendo un comando de "paro", que la tarjeta muestrea cada vez que ha concluido un ciclo de escritura de la señal. Esta tarjeta reproduce una señal en modo síncrono usando dos "Timers" en cascada, pudiendo programar por software sincronía de 1Hz a 10 KHz. En las **figuras 2 y 3** se muestran los diagramas esquemáticos de esta tarjeta.

**Area de datos de Bios y Stack**

El área de trabajo para los DAC's se distribuye como se muestra en la **Tabla 1**.

**Protocolo de interface con el anfitrión**

La interface por software con la tarjeta se realiza por protocolo de encuesta o "Polling", donde se muestrean dos bits de estado del dispositivo 8255A (usado como interface). Dichos bits, /*OBF*(Output Buffer Full) e *IBF*(Input Buffer Full), determinan las condiciones de lectura o escritura a la tarjeta de reproducción.

La escritura de un "byte" al puerto de E/S de la interface define al comando de solicitud, donde el *nibble-alto* es el comando base y el *nibble-bajo* es el subcomando o atributo del comando en su caso. Después de emitir el comando, en

la mayoría de los casos, se requiere de datos adicionales para completar éste. A continuación se muestran los comandos típicos usados.

**Comando 00H.**

Este comando requiere de tres datos para iniciar la transferencia de una señal al área de trabajo de cada uno de los DAC's, como se muestra a continuación. **AL** es el registro de 8 bits del 80C188EB para la transferencia tanto de comandos como de subcomandos y datos.

Primera transferencia: el contenido de **AL** tiene el comando y No. del DAC.

Segunda transferencia: **AL** contiene el *byte* alto del No. de datos a transferir.

La máxima transferencia será de 64Kb por DAC.

**Comando 10H al 80H.**

Los comandos 10 al 80 habilitan de manera individual la operación de cada DAC. Este comando inicia la escritura de los datos a los 8 DAC's o individualmente a cada DAC; el microprocesador de la tarjeta verifica el puerto de control por cada ciclo completo de transferencia de señal para verificar si el usuario desea concluir la generación de la señal, dicha conclusión afecta a todos los DAC's.

**Comando BOH.**

Este comando programa la frecuencia interna, de tal modo que proporciona una señal de sincronía para la escritura a cada DAC y que es tomada como base para los comandos 10 al 80.

**TABLA 1**  
**DISTRIBUCION DE LA MEMORIA PARA LA TARJETA DE REPRODUCCION ROM's**

FFFFFH	-	E0000H	128 Kb BIOS_TARJETA
DFFFFH	-	C0000H	128 Kb AREA TRABAJO NO INSTALADA
BFFFFH	-	A0000H	128 Kb AREA TRABAJO NO INSTALADA
9FFFFH	-	90000H	64 Kb AREA TRABAJO STACK
8FFFFH	-	80000H	64 Kb AREA TRABAJO DAC_8
7FFFFH	-	70000H	64 Kb AREA TRABAJO DAC_7
6FFFFH	-	60000H	64 Kb AREA TRABAJO DAC_6
5FFFFH	-	50000H	64 Kb AREA TRABAJO DAC_5
4FFFFH	-	40000H	64 Kb AREA TRABAJO DAC_4
3FFFFH	-	30000H	64 Kb AREA TRABAJO DAC_3
2FFFFH	-	20000H	64 Kb AREA TRABAJO DAC_2
1FFFFH	-	10000H	64 Kb AREA TRABAJO DAC_1
10000H	-	02000H	56 Kb AREA TRABAJO APLICACION
01FFFFH	-	00000H	8 Kb VECTORES DE INTERRUPCION Y DATOS.

Tercera transferencia: **AL** contiene el *byte* bajo del No. de datos a transferir.

Las siguientes transferencias son los datos que la tarjeta tomará y depositará en el área de trabajo del DAC solicitado, concluyendo con 2xN transferen-

Modo de uso:

- 1.- Evocar comando B0
- 2.- Se envía byte alto del valor de la frecuencia a programar.
- 3.- Se envía byte bajo del valor de la frecuencia a programar.
- 4.- Retorna conclusión de co-

mando OB, indicando que éste fue correctamente ejecutado.

**Comando COH.**

Este comando verifica los ban-

**Comando FOH.**

Este comando permite al usuario poder generar sus propios programas de aplicación y enviarlos a ejecución a la tarjeta, en una área que no está siendo

y 100, separación de voltaje DC y rango dinámico de +/-5V con acoplamiento capacitivo. Cada canal contiene un circuito para realizar 1a. y 2a. integración de la señal para los casos de transductores del tipo acelerómetros y de velocidad, ajustados a una frecuencia de corte de 20Hz, así las señales se encuentran conectadas a un multiplexor analógico 1 de 4, permitiendo con esto medir la señal base, el offset, 1a. integral y 2a. integral. El acoplamiento es capacitivo por cada canal y tiene una protección de sobrevoltaje por arreglo de diodo a +/- 12V.

Nota: Para frecuencias de 1 a 30 Hz. el valor es el equivalente a su valor Hexadecimal, ejem. 30Hz. :

*byte-alto* = 00,  
*byte-bajo* = 1E.

Para frecuencias mayores es :

$1/\text{Frecuencia} * 1,000,000.$

ejemplo:  
2000 Hz =  $1/2000 * 1000000 = 500$  ; 01F4 Hexadecimal.

donde:  
*byte-alto* = 01,  
*byte-bajo* = F4.

cos de memoria de RAM estática y reporta si algún banco se encuentra dañado:

- Banco 1: solo se reporta 64Kb altos (1)
- Banco 2: 64Kb Bajo (2) ; 64Kb Alto (3)
- Banco 3: 64Kb Bajo (4) ; 64Kb Alto (5)
- Banco 4: 64Kb Bajo (6) ; 64Kb Alto (7)
- Banco 5: 64Kb Bajo (8) ; 64Kb Alto No reportado

Si algún banco se encuentra mal, la rutina reporta al usuario el número del banco en el puerto de lectura/escritura y se mantiene en un ciclo infinito y solo se sale con RESET físico a la tarjeta de reproducción. De no encontrar banco dañado, limpia dicha área de datos con cero virtual (07FFH).

**Comando EOH.**

Este comando limpia el área de trabajo de los DAC's con cero virtual.

usada por los DAC's. El procedimiento es compilar el programa con un macroensamblador para microprocesadores 8086 u 80186 y transferirlo vía el puerto de lectura/escritura de la interface. El microprocesador transfiere a RAM estática el programa de aplicación a ser ejecutado por éste. El comando transfiere el programa de aplicación al área de aplicaciones y posteriormente hace un salto largo ("JUMP FAR"). Los segmentos quedan inicializados como sigue: CS = DS = ES = 100H.

**Tarjeta de adquisición de 4 canales de entrada**

Cada tarjeta se encuentra formada por cuatro Convertidores Analógico Digital ("Analogic Digital Converter", ADC) ADC912 de Precision Monolithics Inc. de 12 bits de precisión y 18 microsegundos de conversión, ganancia digitalmente programable por canal en rangos de 1, 1.25, 2.5, 10, 20, 50

La supresión del "offset" de la señal puede darse por la acción de medir la señal y el voltaje DC en un lapso de 40 microsegundos y sumarse o restarse, según el caso, de cada adquisición y obtener una señal "limpia". La tarjeta esta diseñada para operar para un rango de 1Hz a 10Khz. Los ADC's son controlados por un microprocesador 80C188EB @ 16 MHz que tiene una memoria de solo lectura de 128 Kb para Firmware y 512 Kb para "buffers" de adquisición. En las **figuras 3, 4, 5 y 6**, se muestran los diagramas esquemáticos del diseño de esta tarjeta.

**Area de datos, Bios y Stack**

La distribución del área de trabajo queda definida en la **Tabla 2**, la cual define también una área de trabajo para aplicaciones como se mostró en el diseño de la tarjeta de reproducción.

**Protocolo de interface con anfitrión**

El protocolo de comunicación entre las tarjetas de adquisición y la máquina anfitriona se realiza de forma similar a la expuesta con anterioridad para la tarjeta de re-

**Tabla 2  
DISTRIBUCION DE MEMORIA PARA 188EB**

ROM's	
FFFFFH - E0000H	128 Kb BIOS_SAA
SRAM's	
7FFFFH - 70000H	64 Kb AREA TRABAJO DISPONIBLE (No Instalada)
6FFFFH - 60000H	64 Kb AREA TRABAJO DISPONIBLE (No Instalada)
5FFFFH - 50000H	64 Kb AREA TRABAJO DISPONIBLE
4FFFFH - 40000H	64 Kb AREA TRABAJO ADC_4
3FFFFH - 30000H	64 Kb AREA TRABAJO ADC_3
2FFFFH - 20000H	64 Kb AREA TRABAJO ADC_2
1FFFFH - 10000H	64 Kb AREA TRABAJO ADC_1
10000H - 02000H	56 Kb AREA TRABAJO APLICACION
01FFFFH - 00000H	8 Kb VECTORES DE INTERRUPCION, AREA DE DATOS DE BIOS Y STACK.

producción, donde solo cambia el mapa de puertos definidos para la interface.

**Comando 00H.**

Para el uso de este comando se requiere que previamente se haya programado la frecuencia de adquisición (comando BOH) ya que requiere que los "Timers" estén inicializados y sus interrupciones respectivas habilitadas.

Este comando ofrece al usuario la posibilidad de adquirir con o sin "offset", donde en el caso de medición de "offset" requiere de una adquisición adicional y una operación de resta o suma según sea el caso, todo esto tendrá como detrimento la pérdida de tiempo en el ancho de banda para la adquisición.

El comando puede adquirir todos los canales a un tiempo o por canal individual como se muestra en la estructura de los subcomandos a continuación.

Primer *byte* será un 00H. Segundo *byte* será una de las siguientes elecciones.

- 00: Todos los canales sin OFFSET
- 01: Todos los canales con OFFSET
- 10: Solo canal 1 sin OFFSET
- 11: Solo canal 1 con OFFSET
- 20: Solo canal 2 sin OFFSET
- 21: Solo canal 2 con OFFSET
- 30: Solo canal 3 sin OFFSET
- 31: Solo canal 3 con OFFSET
- 40: Solo canal 4 sin OFFSET
- 41: Solo canal 4 con OFFSET

El 3er. *byte* indica el *byte-alto* del No. de datos a adquirir.

El 4o. *byte* indica el *byte-bajo* del No. de datos a adquirir.

Así se tiene la cuenta total de datos a adquirir.

Al concluir la adquisición y llenar el buffer (que no exceda de 64 o 32 Kb) la rutina reporta a la máquina anfitriona con un 55H que tiene datos disponibles. La rutina realiza 16 escrituras para que la máquina anfitriona reporte con otro 55H si requiere la transferencia de datos, o solicita abortar la adquisi-

ción, con la escritura de cualquier otro valor. De no tener ninguna escritura el proceso de adquisición sobrescribirá en el área del ADC hasta concluir la cuenta total definida con anterioridad y nuevamente esperará aviso de transferencia de datos. A continuación se muestra el puerto de la tarjeta definido para monitorear el bit de estado que indica que el ADC se encuentra en proceso de conversión.

Port\_BUSY = 140H

D7	D6	D5	D4	D3	D2	D1	D0
B4	B3	B1	B2	0	0	0	0

**Comando 10H.**

Este comando permite tener acceso a los cuatro dispositivos que generan la ganancia a cada uno de los canales, el comando puede colocar la ganancia igual para todos los canales o de manera individual. El protocolo se muestra a continuación.

Primer *byte* define al comando. Segundo *byte* es la elección de una de las siguientes opciones, donde el "nibble-alto" define una opción, el "nibble-bajo" define el valor de la ganancia, donde este valor se encuentra entre 0 y 7.

Ganancia :

- 0X: Todos con la misma ganancia
- 1X: Ganancia Canal 1
- 2X: Ganancia Canal 2
- 3X: Ganancia Canal 3
- 4X: Ganancia Canal 4

donde X: toma un valor de la ganancia 0 a 7H. de este modo se tiene:

- 0 = 1X
- 1 = 1.25X
- 2 = 2X
- 3 = 5X
- 4 = 10X
- 5 = 20X
- 6 = 50X
- 7 = 100X

Los puertos asociados para definir las ganancias se muestran a continuación:

Port\_GANAN\_1 = 180H

D7	D6	D5	D4	D3	D2	D1	D0
X	X	C4	B4	A4	A3	B3	C3

Port\_GANAN\_2 = 1C0H

D7	D6	D5	D4	D3	D2	D1	D0
X	X	C4	B4	A4	A3	B3	C3

Los *bits* asociados se definen en los registros que se muestran a continuación:

GAN\_SIGNAL\_12  
Registro de control canales 1 (A1,B1,C1) y 2 (A2,B2,C2).

GAN\_SIGNAL\_34  
Registro de control canales 3 (A3,B3,C3) y 4 (A4,B4,C4).

**Comando 20H.**

Este comando asigna la señal que el usuario desea adquirir y observar. Permite observar de manera individual cada una de las siguientes opciones:

Primer *byte* es el comando.

Segundo *byte* es una de las siguientes elecciones, donde el *nibble-alto* es la opción a observar y el *nibble-bajo* el canal referido.

- 0X: Todos con la misma señal
- 1X: Señal Canal X

- 2X: 1a. Integral Canal X
- 3X: 2a. Integral Canal X
- 4X: Offset Canal X
- X: Canal a observar 0 a 3.

A continuación se muestra el puerto que define los *bits* a definir para elegir la opción.

Port\_BUS\_SIG = 144H

D7	D6	D5	D4	D3	D2	D1	D0
B3	B4	A3	A4	B1	A1	B2	A2

A1 Y B1 para BUS\_ANA\_C\_1.  
Registro de señal observada.

A2 y B2 para BUS\_ANA\_C\_2.  
Registro de señal observada.

A3 y B3 para BUS\_ANA\_C\_3.  
Registro de señal observada.

A4 y B4 para BUS\_ANA\_C\_4.  
Registro de señal observada.

**Comando BOH.**

Este comando opera de manera similar a la tarjeta de reproducción descrita anteriormente.

**Comando COH.**

Este comando opera de manera similar a la tarjeta de reproducción descrita anteriormente.

**Comando DOH.**

Primer *byte* valor de comando. Este comando genera un *Reset* por software realizando un salto largo (JUMP FAR) a la dirección E000:1000.

**Comando EOH.**

Este comando limpia el área de trabajo de los ADC's con cero virtual (07FFH).

**Comando FOH.**

Este comando opera de manera similar a la tarjeta de reproducción descrita anteriormente.

**Plataforma de trabajo**

La plataforma de trabajo se realiza en base a la microcomputadora, una máquina PC/XT o PC/AT usando 3 ranuras de expansión donde se instalan 2 tarjetas de adquisición y 1 tarjeta de reproducción de señal.

Estas tarjetas son operadas por un software de adquisición y reproducción de señales. La adquisición y reproducción es realizada de manera independiente y transparente para el usuario.

**Plataforma de software**

El software desarrollado se constituye en cuatro fases:

- 1.- Firmware para tarjeta reproductora de señales.
- 2.- Firmware para tarjetas de adquisición de señales.
- 3.- Programa de adquisición y reproducción de señales.
- 4.- Programa de edición de señales y generación de espectros.

La estructura de los datos en los archivos de señal tiene la siguiente representación:

Los ADC's tienen un rango de 0 a 4095, dentro del cual se representa una escala de +/-5V (10Vpp). La representación de -5V es de 0 a 2047 o 000h a 7FFH y +5V de 2048 a 4095 u 800H a FFFH, por lo cual el signo es ubicado por el usuario por comparación de escalas. Ejemplo: Una onda cuadrada podrá ser representada por la siguiente estructura de datos en un archivo:

00 08 FF 0F FF 0F 00 00

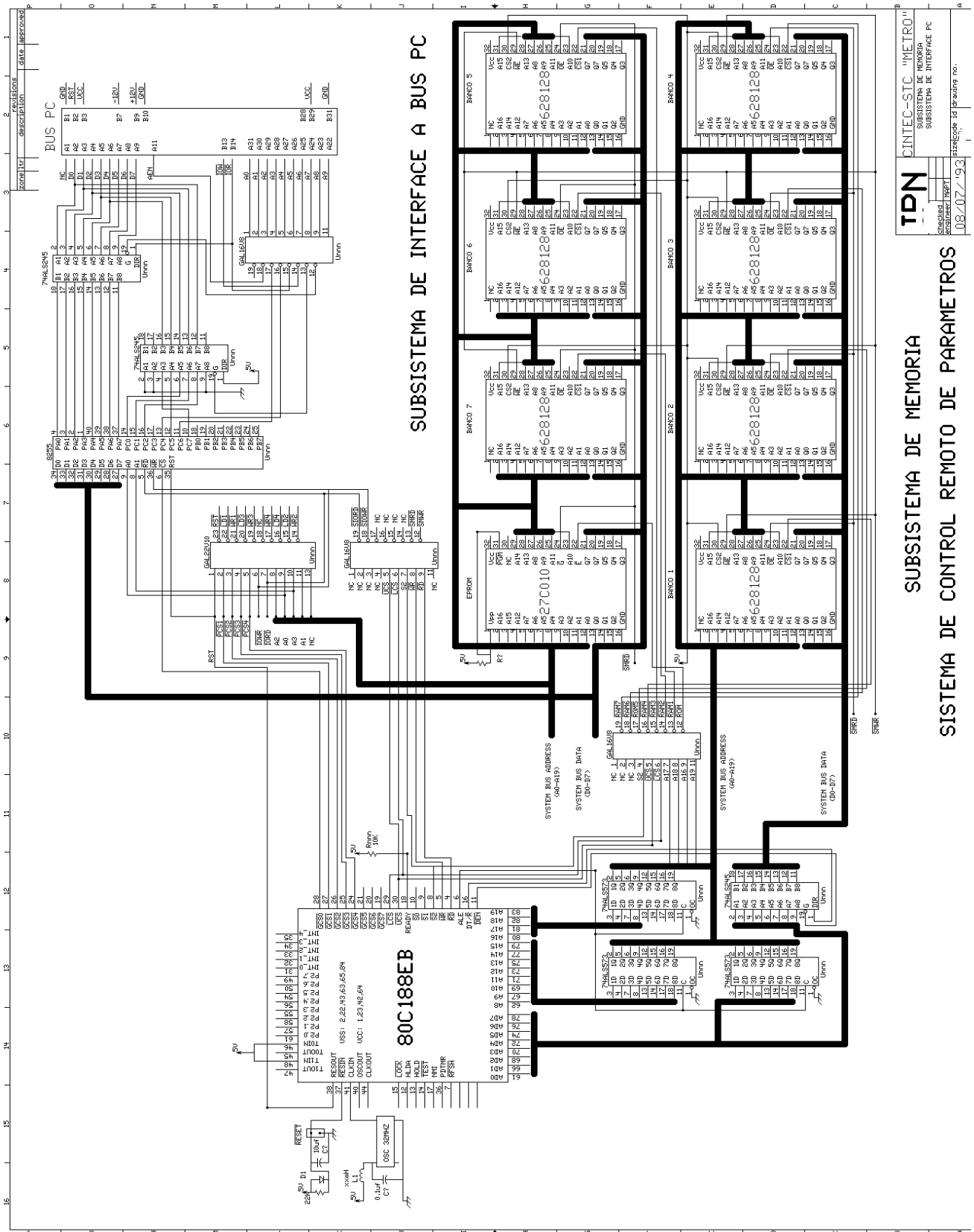


Figura 2

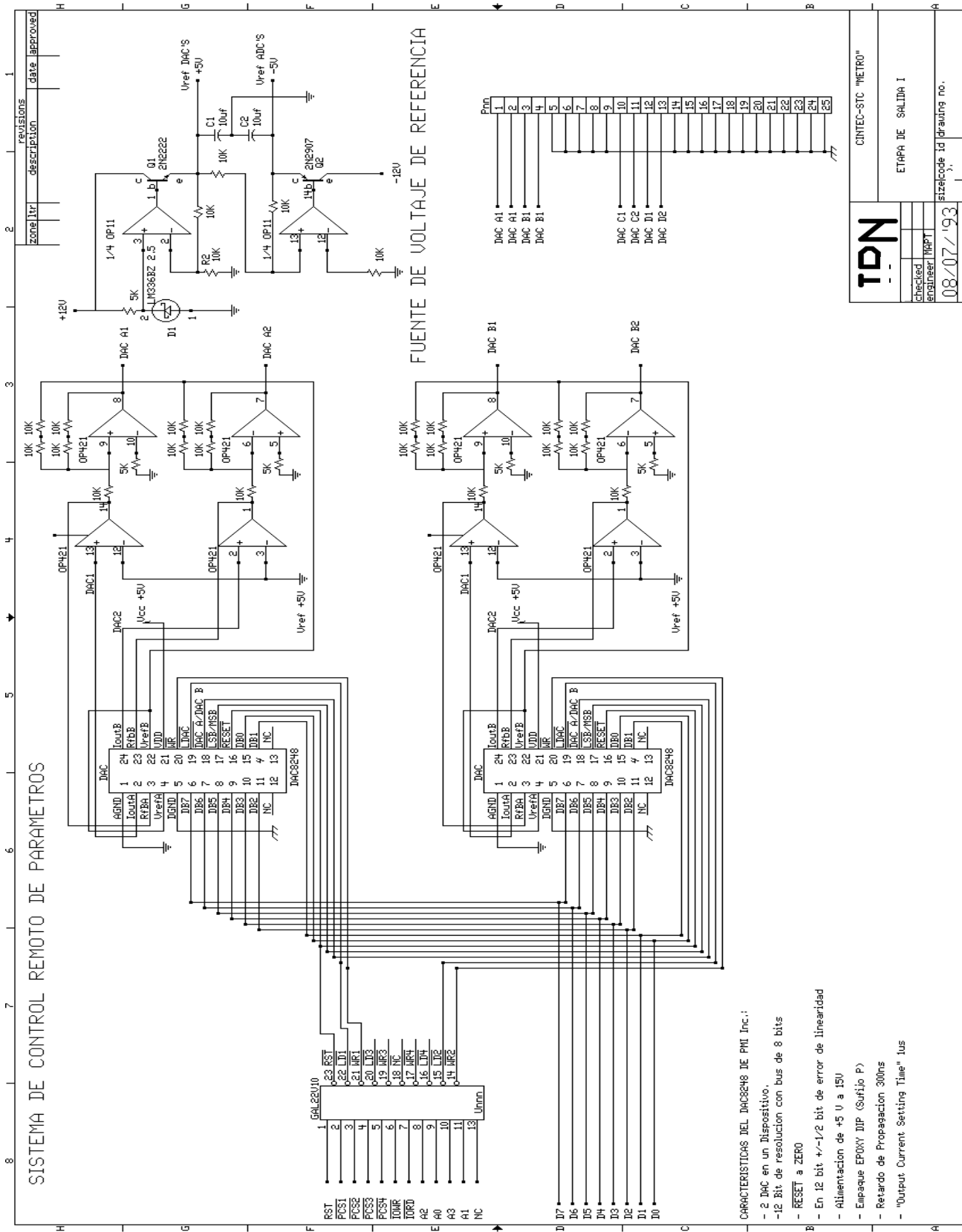


Figura 3

- CARACTERÍSTICAS DEL DAC8248 DE PHILIPS Inc.:
- 2 DAC en un Dispositivo.
  - 12 Bit de resolución con bus de 8 bits
  - RESET a ZERO
  - En 12 bit +/-1/2 bit de error de linealidad
  - Alimentación de +5 V a 15V
  - Empaque EPOXY DIP (Suflío P)
  - Retardo de Propagación 300ns
  - "Output Current Setting Time" 1us

		CINTEC-STC "METRO"	
Checked Engineer: NAPT	08/07/93	ETAPA DE SALIDA I	
size: 100x150		drawing no.	



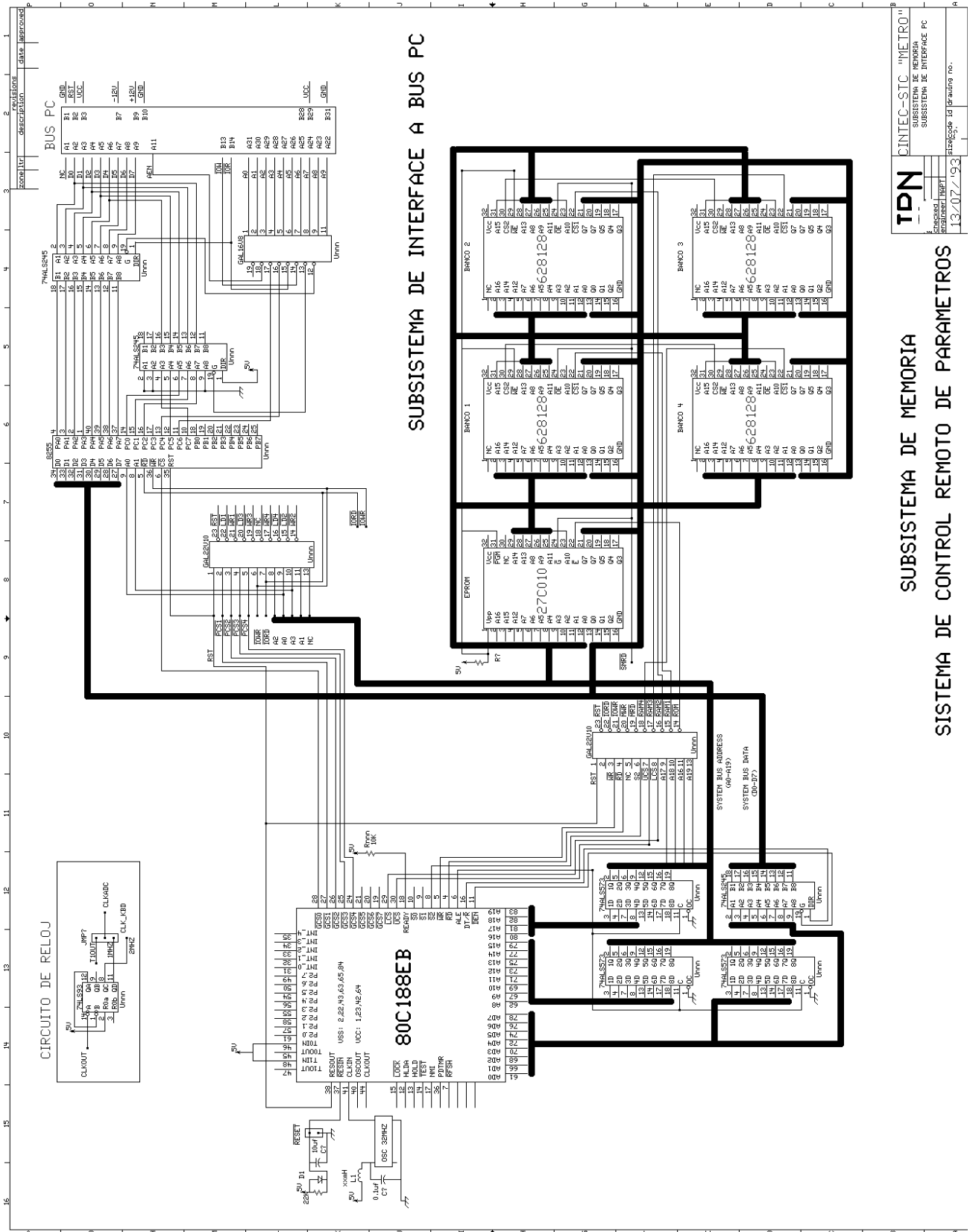


Figura 4

TPN CINTEC-SIC "METRO"  
 CENTRO NACIONAL DE INVESTIGACIONES Y DESARROLLO TECNOLÓGICO  
 SISTEMA DE INTERFAZ PC  
 13/07/93

SUBSISTEMA DE MEMORIA  
 SISTEMA DE CONTROL REMOTO DE PARAMETROS

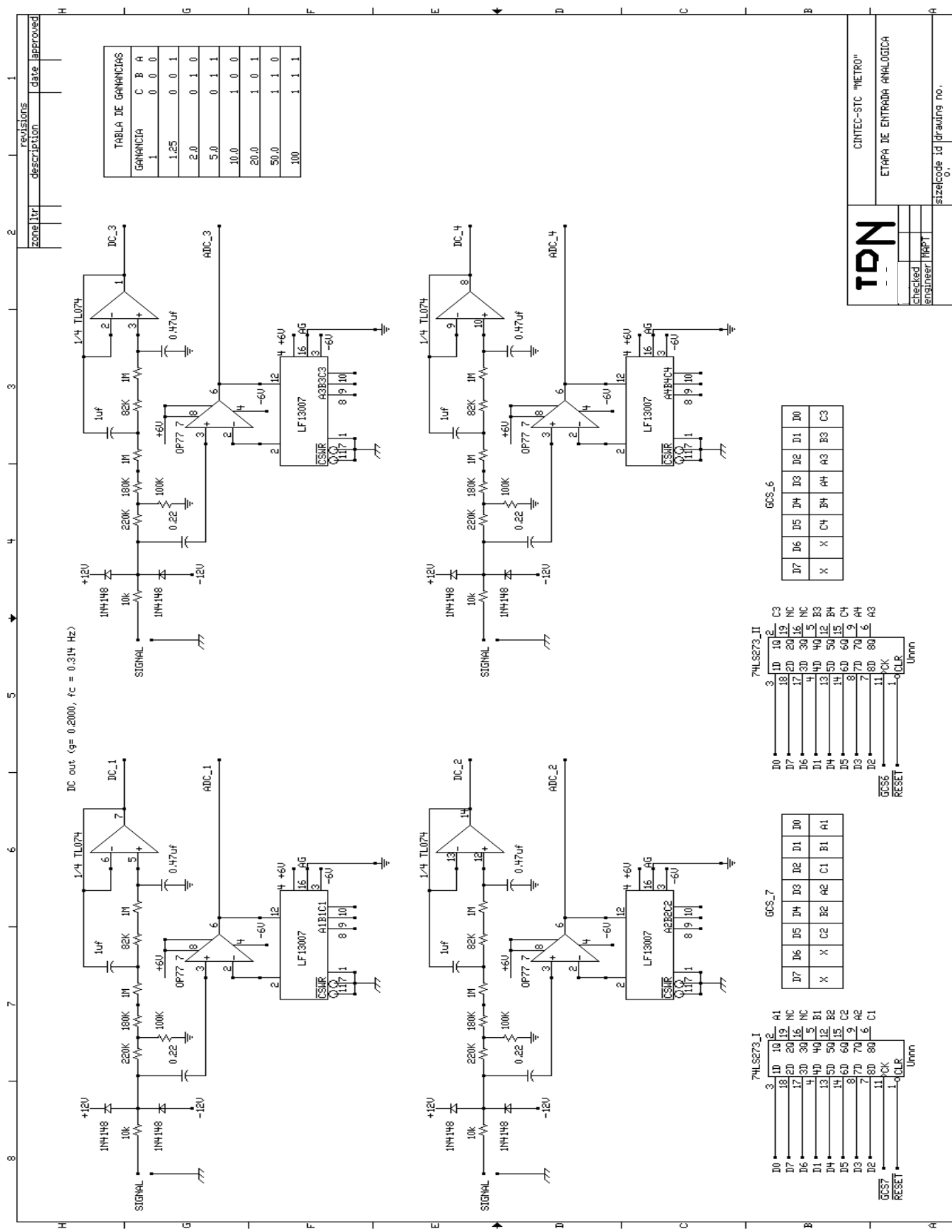


Figura 5

SISTEMA DE CONTROL REMOTO DE PARAMETROS

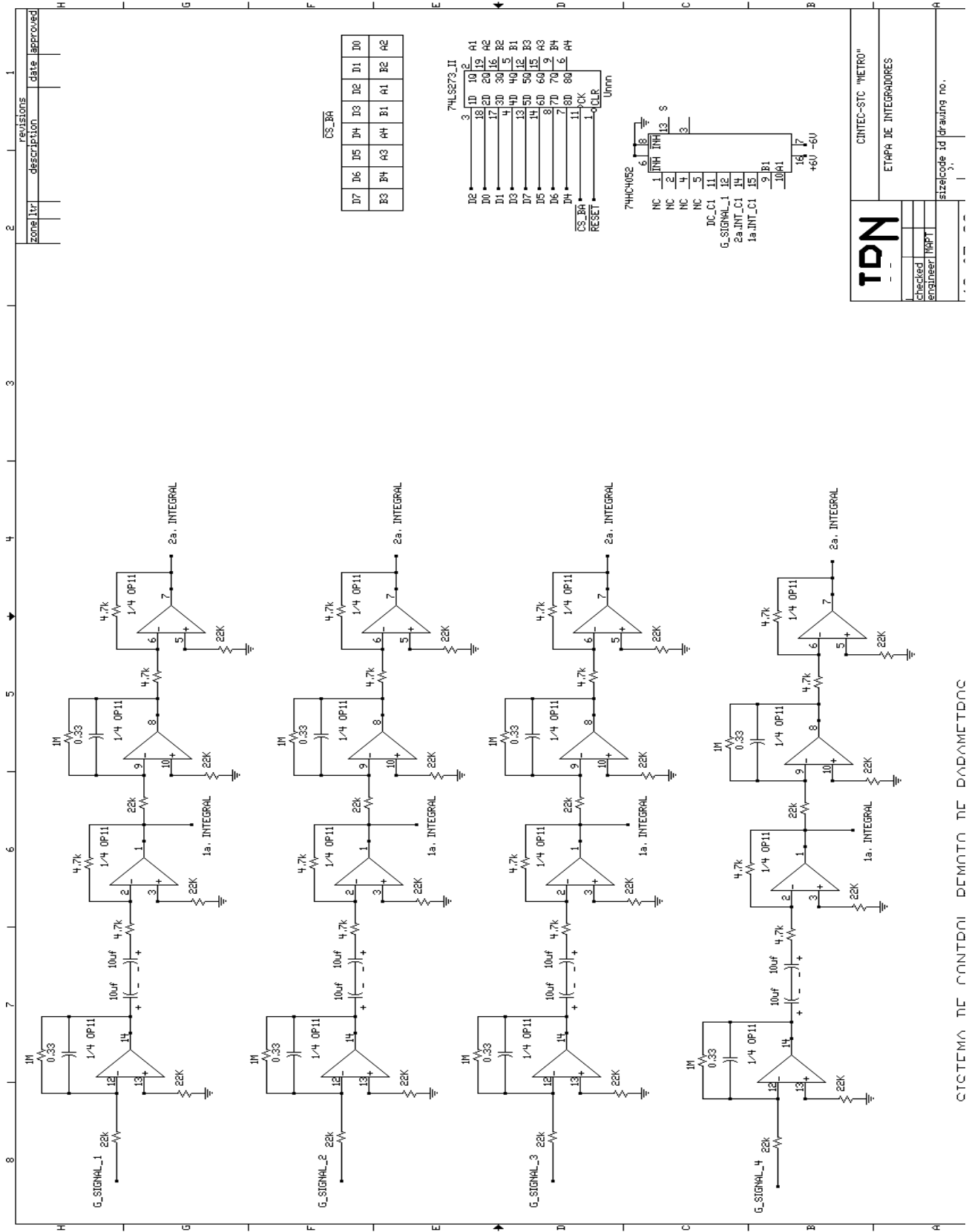


Figura 6

SISTEMA DE CONTROL REMOTO DE PARAMETROS

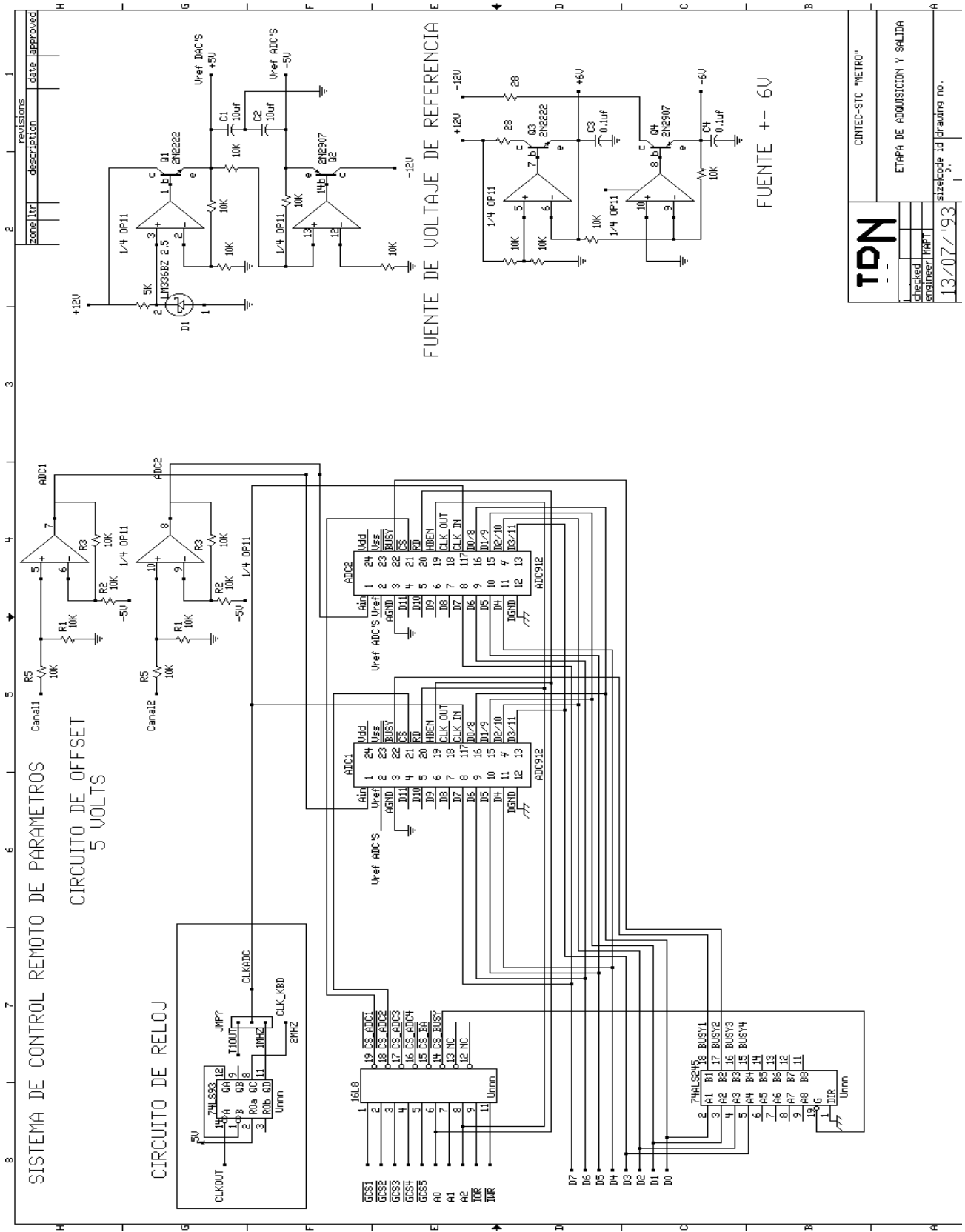


Figura 7

		CIITEC-STC "METRO" ETAPA DE ADQUISICION Y SALIDA
Checked engineer THAPT	13/07/93	Etzelcode id drawing no.

---

### Conclusiones.

---

La aplicación aquí mostrada define un sistema cerrado que ofrece al usuario prácticamente todas las posibilidades que un sistema de adquisición/reproducción requiere, de tal forma que su empleo podría darse prácticamente dondequiera que el análisis de señales se haga necesario. En [7] se presenta una aplicación para calcular la Transformada Rápida de Fourier; dicha aplicación se realizó en lenguaje ensamblador, prevista para ser integrada en *firmware*, de tal forma que pueda quedar integrada. También representa una invitación a los programadores a poder realizar rutinas de filtrado en lenguaje ensamblador para ser integrado al "*firmware*" y tener la gama de aplicaciones completa. Un elemento adicional no contemplado en este diseño es la incorporación de un circuito de sincronía externo. Este

circuito ya se tiene diseñado y probado, por lo que haría falta realizar un rediseño de la tarjeta de adquisición e incorporarlo.

Así mismo, el proyecto permite ser estructurado como parte de un sistema para laboratorio de sistemas digitales o procesamiento digital de señales, donde cursos en estas áreas o en diseño de software de interface pueden llevarse en conjunto en una Licenciatura en Ingeniería en Electrónica, Ingeniería de Cómputo o Licenciaturas afines.

---

### Bibliografía.

---

- [1] "*Embedded Microcontrollers and Processors*". Volume I, Intel Inc. 1992.
- [2] "*Analog IC DataBook*". Precision Monolithics Inc. , 1988.
- [3] "*Linear Applications Specific IC's Databook*". National Semiconductors, 1993.
- [4] Miguel A. Partida Tapia. "*Sistema de Adquisición Autónoma*". Revista POLIBITS No. 10 Oct-Dic 1992, 11 pags.
- [5] Miguel A. Partida Tapia. "*Una tarjeta Controladora Basada en el 80188*". Revista POLIBITS No.5 Ene-Mar 1990, 14 pags.
- [6] Miguel A. Partida Tapia. "*Descripción del BUS de la microSEP 8088 e IPNe16*". Revista POLIBITS No. 5 Ene-Mar 1990, 5 pags.
- [7] Miguel Lindig Bos. "*Rutinas para análisis y procesamiento de señales*". Revista POLIBITS No.10 Oct-Dic, 1992, 24 págs.